

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-105111

(43)Date of publication of application : 24.04.1998

(51)Int.Cl.

G09G 3/28

(21)Application number : 08-258390

(71)Applicant : NEC CORP

(22)Date of filing : 30.09.1996

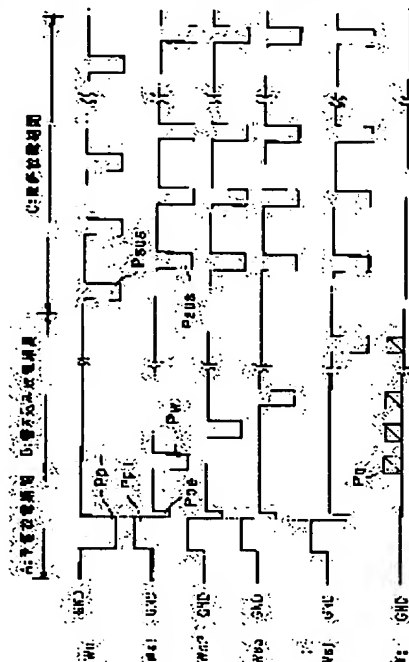
(72)Inventor : NAKAMURA SHYUUJI
ITO KAZUHIRO

(54) DRIVING METHOD FOR ALTERNATING-CURRENT DISCHARGE MEMORY TYPE PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To lower a write voltage by reducing the luminance in a spare discharging period.

SOLUTION: The PDP is so constituted that scanning electrodes and maintenance electrodes paired with them run horizontally and data electrodes run at right angles. In the spare discharging period A, a negative potential spare discharging pulse $Pp-$ is applied to the maintenance electrodes and a positive potential spare discharging pulse $Pp+$ is applied to the scanning electrodes respectively. After the spare discharging pulses $Pp-$ and $Pp+$ end, a negative- potential spare discharging pulse Ppe is applied to the scanning electrodes. After the spare discharging period ends, normal writing and maintenance discharge are carried out.



LEGAL STATUS

[Date of request for examination] 30.09.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2914494

[Date of registration] 16.04.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(10) 日本国特許庁 (J.P.)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-105111

(43) 公開日 平成10年(1998) 4月24日

(51) Int. Cl.⁶

G09G 8/28

識別記号

F I

G09G 8/28

E

審査請求 有 請求項の数 7 O L (全 20 頁)

(21) 出願番号 特願平8-258390

(22) 出願日 平成8年(1996) 9月30日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 中村 修士

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 伊藤 一裕

東京都港区芝五丁目7番1号 日本電気株式会社内

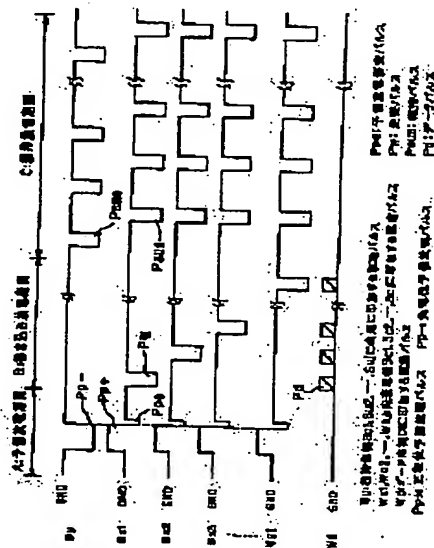
(74) 代理人 弁理士 尾身 祐助

(54) 【発明の名称】 交差放電メモリ型プラズマディスプレイパネルの駆動方法

(57) 【要約】

【目的】 予備放電期間での輝度を低下させ、書き込み電圧を低減する。

【構成】 走査電極とこれと対となる維持電極とが水平方向に走り、データ電極が垂直方向に走っているPDPにおいて、予備放電期間Aでは、維持電極に負電位予備放電パルスP₀₋を、走査電極に正電位予備放電パルスP₀₊をそれぞれ印加し、予備放電パルスP₀₋、P₀₊の終了後、走査電極に負電位の予備放電消去パルスP_{0e}を印加する。予備放電期間の終了後、通常の書き込みと維持放電を行う。



【特許請求の範囲】

【請求項1】 複数の平行に配設された走査電極と、前記走査電極と対をなし同一平面上に形成された複数の維持電極と、前記走査電極および前記維持電極と直交する複数のデータ電極と、前記走査電極および前記維持電極と前記データ電極との交点に設けられた複数の表示セルとを備える交流放電メモリ型プラズマディスプレイパネルに対し、各前記表示セルの点灯あるいは非点灯を決定する書き込み放電期間と、該書き込み放電期間での選択放電に基づいて繰り返し放電を行う維持放電期間と、前記書き込み放電期間に先だつ予備放電期間とを繰り返し行う駆動方法において、前記予備放電期間において、前記走査電極にはデータ電極電位に対して第1の極性の予備放電パルス電圧を、前記維持電極にはデータ電極電位に対して第2の極性の予備放電パルス電圧を少なくとも一定期間同時に印加することを特徴とする交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項2】 前記第1の極性の予備放電パルス電圧と前記第2の極性の予備放電パルス電圧との和は、前記走査電極と前記維持電極との間の放電開始電圧以上であり、かつ、前記第1の極性の予備放電パルス電圧と前記第2の極性の予備放電パルス電圧とは、前記走査電極または前記維持電極と前記データ電極との間の放電開始電圧以下であることを特徴とする請求項1記載の交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項3】 前記走査電極に対する前記第1の極性の予備放電パルス電圧の印加終了後に前記走査電極にデータ電極電位に対して第2の極性の予備放電消去パルス電圧を、または、前記維持電極に対する前記第2の極性の予備放電パルス電圧の印加終了後に前記維持電極にデータ電極電位に対して第1の極性の予備放電消去パルス電圧を、少なくとも前記維持電極に対する前記第2の極性の予備放電パルス電圧の印加終了後、または、前記走査電極に対する前記第1の極性の予備放電パルス電圧の印加終了後の一定期間継続するように印加することを特徴とする請求項1記載の交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項4】 前記走査電極に対する前記第1の極性の予備放電パルス電圧の印加終了後に前記走査電極にデータ電極電位に対して第2の極性の予備放電消去パルス電圧を、かつ、前記維持電極に対する前記第2の極性の予備放電パルス電圧の印加終了後に前記維持電極にデータ電極電位に対して第1の極性の予備放電消去パルス電圧を、少なくとも一定期間両予備放電消去パルス電圧が同時に印加されるように、それぞれ印加することを特徴とする請求項1記載の交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項5】 前記第1の極性の予備放電消去パルス電圧と前記第2の極性の予備放電消去パルス電圧との和は、前記走査電極と前記維持電極との間の放電開始電圧

以上であり、かつ、前記第1の極性の予備放電消去パルス電圧と前記第2の極性の予備放電消去パルス電圧とは、前記維持電極または前記走査電極と前記データ電極との間の放電開始電圧以下であることを特徴とする請求項4記載の交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項6】 複数の平行に配設された走査電極と、前記走査電極と対をなし同一平面上に形成された複数の維持電極と、前記走査電極および前記維持電極と直交する複数のデータ電極と、前記走査電極および前記維持電極と前記データ電極との交点に設けられた複数の表示セルとを備える交流放電メモリ型プラズマディスプレイパネルに対し、各前記表示セルの点灯あるいは非点灯を決定する書き込み放電期間と、該書き込み放電期間での選択放電に基づいて繰り返し放電を行う維持放電期間と、前記書き込み放電期間に先だつ予備放電期間とを繰り返し行う駆動方法において、前記予備放電期間において、前記走査電極および前記維持電極の中の何れか一方にデータ電極電位に対して負極性の予備放電パルス電圧を印加し、前記負極性の予備放電パルス電圧の印加終了後にデータ電極電位に対して正極性の予備放電消去パルス電圧を印加するとともに、前記走査電極および前記維持電極の中の何れか他方に、前記正極性の予備放電消去パルス電圧と少なくとも一定期間重なるデータ電極電位に対して負極性の予備放電消去パルス電圧を印加することを特徴とする交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項7】 前記正極性の予備放電消去パルス電圧と前記負極性の予備放電消去パルス電圧との和は、前記走査電極と前記維持電極との間の放電開始電圧以上であり、前記正極性の予備放電消去パルス電圧は前記維持電極または前記走査電極と前記データ電極との間の放電開始電圧以上であり、かつ、前記負極性の予備放電消去パルス電圧は前記走査電極または前記維持電極と前記データ電極との間の放電開始電圧以下であることを特徴とする請求項6記載の交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、交流放電メモリ型プラズマディスプレイパネルの駆動方法に関し、特に、予備放電期間での輝度が低くかつ書き込み電圧を低くすることのできる交流放電メモリ型プラズマディスプレイパネルの駆動方法に関するものである。

【0002】

【従来の技術】一般に、プラズマディスプレイパネル（以下、PDPと略称する）は、薄型構造でちらつきがなく表示コントラスト比が大きいこと、また、比較的に大画面とすることが可能であり、応答速度が速く、自発光型で蛍光体の利用により多色発光も可能であることな

ど、数多くの特徴を有している。このために、近年コンピュータ関連の表示装置の分野およびカラー画像表示の分野等において、広く利用されるようになりつつある。

【0003】このPDPには、その動作方式により、電極を誘電体で被覆して間接的に交流放電の状態で作動させる交流放電型のものと、電極を放電空間に露出させて直流放電の状態で作動させる直流放電型のものがある。更に、交流放電型には、駆動方式として放電セルのメモリを利用するメモリ動作型のものと、それを利用しないリフレッシュ動作型のものがある。なお、PDPの輝度は、放電回数即ちパルス電圧の繰り返し数に比例する。上記のリフレッシュ型の場合は、表示容量が大きくなると輝度が低下するため、小表示容量のPDPに対して主として使用されている。

【0004】図10は、交流放電メモリ動作型のPDPの一つの表示セルの構成を示す断面図である。この表示セルは、ガラスより成る背面および前面の二つの絶縁基板1および2と、絶縁基板2上に形成された透明な走査電極3および維持電極4と、電極抵抗値を小さくするために走査電極3および維持電極4に重なるように形成されたトレース電極5、6と、絶縁基板1上に、走査電極3および維持電極4と直交して形成されたデータ電極7と、絶縁基板1および2の空間に、ヘリウム、ネオンおよびキセノン等またはそれらの混合ガスから成る放電ガスが充填される放電ガス空間8と、この放電ガス空間8を確保するとともに表示セルを区切るための隔壁9と、上記放電ガスの放電により発生する紫外線を可視光10に変換する蛍光体膜11と、走査電極3および維持電極4を覆う誘電体膜12と、この誘電体膜12を放電から保護する酸化マグネシウム等から成る保護膜13と、データ電極7を覆う誘電体膜14とを備えて構成される。

【0005】次に、図10を参照して、表示セルの放電動作について説明する。走査電極3とデータ電極7との間に放電しきい値を超えるパルス電圧を印加して放電を開始させると、このパルス電圧の極性に対応して、正負の電荷が両側の誘電体膜12および14の表面に吸引されて電荷の堆積が生じる。この電荷の堆積に起因する等価的な内部電圧、即ち、壁電圧は、上記パルス電圧と逆極性となるために、放電の成長とともにセル内部の実効電圧が低下し、上記パルス電圧が一定値を保持していても、放電を維持することができず遂には停止する。

【0006】この後に、隣接する走査電極3と維持電極4との間に、壁電圧と同極性のパルス電圧である維持パルス印加すると、壁電圧の分が実効電圧として重畳されるため、維持パルスの電圧振幅が低くても、放電しきい値を超えて放電することができる。従って、維持パルスを走査電極3と維持電極4との間に極性を反転させてつづつ印加し続けることによって、放電を維持することが可能となる。この概略が上述のメモリ概略である。また、走査電極3または維持電極4に、壁電圧を中和するよう

な、幅の広い低電圧のパルス、または、幅の狭い維持パルス電圧程度のパルスである消去パルスを印加することにより、上記の維持放電を停止させることができる。

【0007】図11は、図10に示した表示セルをマトリクス配置して形成したPDPの概略の構成を示す平面図である。PDP15は、 $J \times K$ 個の行、列に表示セル16を配列したドットマトリクス表示用のパネルであり、行電極としては互いに平行に配列した走査電極 S_{o1} 、 S_{o2} 、…、 S_{oJ} および維持電極 S_{u1} 、 S_{u2} 、…、 S_{uJ} を備え、列電極としてはこれら走査電極および維持電極と直交して配列したデータ電極 D_1 、 D_2 、…、 D_K を備えている。

【0008】図12は、SOCIETY FOR INFORMATION DISPLAY INTERNATIONAL SYMPOSIUM DIGEST OF TECHNICAL PAPERS VOLUME XXVI (pp. 807-810) にて提案された、図11に示すPDPに対する従来の駆動方法（以下、第1の従来例という）を示す駆動パルスの波形図である。図12において、 W_u は、維持電極 S_{u1} 、 S_{u2} 、…、 S_{uJ} に共通に印加される維持電極駆動パルス、 W_{s1} 、 W_{s2} 、…、 W_{sJ} は、走査電極 S_{o1} 、 S_{o2} 、…、 S_{oJ} にそれぞれ印加される走査電極駆動パルス、 W_d は、データ電極 D_i ($1 \leq i \leq K$) に印加されるデータ電極駆動パルスである。駆動の一周期（フレーム）は、予備放電期間Aと書き込み放電期間Bと維持放電期間Cとで構成され、これを繰り返して所望の映像表示を得る。

【0009】予備放電期間Aは、書き込み放電期間Bにおいて安定した書き込み放電特性を得るために、放電ガス空間内に活性粒子および壁電荷を生成するための期間であり、PDP15の全表示セルを同時に放電させる予備放電パルス P_p を維持電極に印加した後、予備放電パルスの印加によって生成された壁電荷のうち、書き込み放電および維持放電を阻害する電荷を消滅させるための予備放電消去パルス P_{pe} を各走査電極に一斉に印加する。すなわち、まず維持電極 S_{u1} 、 S_{u2} 、…、 S_{uJ} に対して予備放電パルス P_p を印加し、全ての表示セルにおいて放電を起こさせた後、走査電極 S_{o1} 、 S_{o2} 、…、 S_{oJ} に消去パルス P_{pe} を印加して消去放電を発生させ、予備放電パルスにより堆積した壁電荷を消去する。

【0010】書き込み放電期間Bにおいては、各走査電極 S_{o1} 、 S_{o2} 、…、 S_{oJ} に順次走査パルス P_w を印加するとともに、この走査パルス P_w に同期して、表示を行うべき表示セルのデータ電極 D_i ($1 \leq i \leq K$) にデータパルス P_d を選択的に印加し、表示すべきセルにおいては書き込み放電を発生させて壁電荷を生成する。維持放電期間Cにおいては、維持電極に維持パルス P_o を印加するとともに、各走査電極に維持パルス P_o

より180度位相の遅れた維持パルスP_sを印加し、書き込み放電期間Bにおいて書き込み放電を行った表示セルに対し所望の輝度を得るために必要な期間放電を維持する。

【0011】この時の電荷の配置変化について図13を参照して説明する。図13(a)は予備放電直後の電荷配置図であるが、予備放電時において維持電極S_uに負電位の子備放電パルスP_pを印加するため、維持電極S_u上に正の壁電荷、走査電極S_c上およびデータ電極D_i上に負の壁電荷が堆積する。その後、予備放電消去パルスP_{p-e}を走査電極S_cに印加すると、壁電荷による内部電圧が重畳されて走査電極S_cと維持電極S_uとの間で消去放電が起こる。消去放電後の電荷配置は、図13(b)に示すように、走査電極S_cと維持電極S_uとの間の内部電圧は消滅するが、データ電極D_i上に予備放電時の負の壁電荷が多く残留する。

【0012】図14は、JAPAN DISPLAY '92 (pp. 605-608) にて提案された、図11に示すPDPに対する他の駆動方法（以下、第2の従来例という）を示す駆動パルスの波形図である。上記文献では、前述の子備放電期間がアドレス期間のステップ1〜3、書き込み放電期間がアドレス期間のステップ4として記載され、維持放電期間はそのまま維持放電期間とされているが、本明細書では、前述の第1の従来例の記述に合わせて、図14に示すように、予備放電期間A、書き込み放電期間B、維持放電期間Cとする。前述の維持電極S_{u1}、S_{u2}、…、S_{uJ}に相当するX電極に印加される駆動パルスをW_x、前述の走査電極S_{c1}、S_{c2}、…、S_{cJ}に相当するY電極Y₁、…、Y₄₈₀に印加される駆動パルスをW_{y1}、W_{y2}、…、W_{y480}、前述のデータ電極に相当するアドレス電極に印加される駆動パルスをW_aで示す。

【0013】この第2の従来例では、予備放電期間Aにおいて、まずX電極に維持消去パルスP_{s-e}を印加して、直前のフィールドで維持放電をしていた表示セルに形成されている壁電荷を消去し、続いてY電極Y₁、…、Y₄₈₀に正の子備放電パルスP_{p-c}を印加し、更に続いて、X電極に正の子備放電消去パルスP_{p-e-c}を印加してX電極とY電極との間の電荷を消去する。この消去動作において、アドレス電極上に正の電荷が堆積し、その結果、書き込み電圧を低減する効果が得られるとされている。

【0014】

【発明が解決しようとする課題】AC駆動方式のPDPでは、予備放電期間に映像表示データに関わらず発光させるので、映像の黒レベルを引き上げることになり、表示品位を高くする上ではその発光輝度はできるだけ低い方が望ましい。しかしながら、上述した第1の従来例のプラズマディスプレイパネルの駆動方式では、予備放電パルスP_pの電圧が走査電極と維持電極の間およびデ

ータ電極と維持電極の間に同様に印加されるため、それぞれの電極間で放電が発生し、発光輝度が大きくなるという欠点があった。

【0015】更に、予備放電消去後の電荷の配置が、図13(b)に示されるように、データ電極D_i上に負の壁電荷が多く残留し、また走査電極S_c上にも正の電荷が残留する状態となる。その結果、これらの電荷は、書き込み放電時のデータパルス電圧および走査パルス電圧を打ち消すように作用し、書き込み電圧を増大させる。このため、第1の従来例の駆動方法では書き込みが不十分で、書き込まれるべき表示セルが点灯しないことが起こるなど、表示画像の再現性に劣り、表示品位が劣化するという問題があった。

【0016】一方、図14に示した第2の従来例では、データ電極に相当するアドレス電極上に正の電荷を堆積することができるため、書き込み電圧を低減することができる。しかし、この従来例では、予備放電期間に予備放電パルスとしてアドレス電極に正電位の高電圧を印加するものであるため、このときアドレス電極が陰極として機能して走査電極との間で強放電が発生する。そのため、予備放電期間での輝度を低減することが難しいばかりでなく蛍光体を塗布しているアドレス電極表面がイオン衝撃を受けるため、蛍光体の劣化による輝度低下が起こり、装置としての寿命が短縮される。よって、本発明の解決すべき課題は、予備放電期間での輝度を低下させ、書き込み電圧を低減し、また、長寿命なプラズマディスプレイ装置を実現するプラズマディスプレイパネルの駆動方法を提供できるようにすることである。

【0017】

【課題を解決するための手段】上述した本発明の課題は、予備放電期間内に、走査電極と維持電極とに相互に、極性の異なる予備放電パルスを印加することにより、解決することができる。この場合に、予備放電パルスの印加の終了後に、走査電極または維持電極のいずれかにあるいは双方に予備放電パルスと逆の極性の予備放電消去パルスを印加することができる。あるいは、走査電極または維持電極のいずれか一方に、負の子備放電パルスを印加し、この予備放電パルスの終了後に、走査電極または維持電極のいずれか一方に正の子備放電消去パルスを、走査電極または維持電極のいずれか他方に負の子備放電消去パルスを印加することにより、解決することができる。

【0018】

【発明の実施の形態】本発明による交流放電メモリ型プラズマディスプレイパネルの駆動方法は、複数の平行に配設された走査電極と、前記走査電極と対をなし同一平面上に形成された複数の維持電極と、前記走査電極および前記維持電極と直交する複数のデータ電極と、前記走査電極および前記維持電極と前記データ電極との交点に設けられた複数の表示セルとを備える交流放電メモリ型

プラズマディスプレイパネルに対し、各前記表示セルの点灯あるいは非点灯を決定する書き込み放電期間と、該書き込み放電期間での選択放電に基づいて繰り返し放電を行う維持放電期間と、前記書き込み放電期間に先だつ予備放電期間とを繰り返して行う駆動方法であって、前記予備放電期間において、前記走査電極にはデータ電極電位に対して第1の極性の予備放電パルス電圧を、前記維持電極にはデータ電極電位に対して第2の極性の予備放電パルス電圧を少なくとも一定期間同時に印加することを持徴としている。

【0019】そして、好ましくは、前記走査電極に対する前記第1の極性の予備放電パルス電圧の印加終了後に前記走査電極にデータ電極電位に対して第2の極性の予備放電消去パルス電圧を、または、前記維持電極に対する前記第2の極性の予備放電パルス電圧の印加終了後に前記維持電極にデータ電極電位に対して第1の極性の予備放電消去パルス電圧を、少なくとも前記維持電極に対する前記第2の極性の予備放電パルス電圧の印加終了後、または、前記走査電極に対する前記第1の極性の予備放電パルス電圧の印加終了後の一定期間維持するように印加する。あるいは、前記走査電極に対する前記第1の極性の予備放電パルス電圧の印加終了後に前記走査電極にデータ電極電位に対して第2の極性の予備放電消去パルス電圧を、かつ、前記維持電極に対する前記第2の極性の予備放電パルス電圧の印加終了後に前記維持電極にデータ電極電位に対して第1の極性の予備放電消去パルス電圧を、少なくとも一定期間両予備放電消去パルス電圧が同時に印加されるように、それぞれ印加する。

【0020】もう一つの本発明による交流放電メモリ型プラズマディスプレイパネルの駆動方法は、複数の平行に配設された走査電極と、前記走査電極と対をなし同一平面上に形成された複数の維持電極と、前記走査電極および前記維持電極と直交する複数のデータ電極と、前記走査電極および前記維持電極と前記データ電極との交点に設けられた複数の表示セルとを備える交流放電メモリ型プラズマディスプレイパネルに対し、各前記表示セルの点灯あるいは非点灯を決定する書き込み放電期間と、該書き込み放電期間での選択放電に基づいて繰り返し放電を行う維持放電期間と、前記書き込み放電期間に先だつ予備放電期間とを繰り返して行う駆動方法であって、前記予備放電期間において、前記走査電極および前記維持電極の中の何れか一方にデータ電極電位に対して負極性の予備放電パルス電圧を印加し、前記負極性の予備放電パルス電圧の印加終了後にデータ電極電位に対して正極性の予備放電消去パルス電圧を印加するとともに、前記走査電極および前記維持電極の中の何れか他方に、前記正極性の予備放電消去パルス電圧と少なくとも一定期間重なるデータ電極電位に対して負極性の予備放電消去パルス電圧を印加することを持徴としている。

【0021】【作用】本発明のプラズマディスプレイパ

ネルの駆動方法によれば、予備放電期間において、例えば走査電極にはデータ電極電位に対して正極性の強制放電パルス電圧を、また維持電極にはデータ電極電位に対して負極性の強制放電パルスを同時に印加する。これにより、走査電極または維持電極とデータ電極間に放電を起こさせることなく、走査電極-維持電極間に弱い放電を起こさせることができる。したがって、放電が弱いことおよび放電が蛍光体から離れたところで行われることにより、予備放電期間での輝度を低減することができる。

【0022】また、データ電極上の蛍光体が、強電界で加速されたイオンの衝撃を受けることが少なくなるため、蛍光体の劣化を回避できるようになり、蛍光体の輝度低下が少なく、寿命の長いプラズマディスプレイ装置を実現できる。

【0023】さらに、上記の極性の電圧を走査電極、維持電極に印加した場合には、書き込み電圧を助長する向きの電荷が蓄積されるため、書き込み電圧を低減化することができ、書き込みの信頼性を向上させることができ、あるいは、予備放電パルスの印加終了後、予備放電消去を行うようにすれば、誘電体膜上で電荷をほぼ消滅させることができ、書き込み時のデータパルス電圧を打ち消す電荷がなくなることにより、書き込みに必要なデータ電圧が低減させることができる。

【0024】

【実施例】次に、本発明の好適な実施例について図面を参照して詳細に説明する。

【第1の実施例】図1は、本発明の第1の実施例のPDP駆動方法における、1つのフィールド内で印加する各駆動パルスのタイミング図である。図1において、 W_u は、各維持電極 S_{u1} 、 S_{u2} 、…、 S_{uj} に共通に印加される維持電極駆動パルスを、 W_{s1} 、 W_{s2} 、…、 W_{sj} は、各走査電極 S_{o1} 、 S_{o2} 、…、 S_{ok} に各々単独に印加される走査電極駆動パルスを、 W_d は、各データ電極 D_i ($1 \leq i \leq k$)に印加されるデータ電極駆動パルスをそれぞれ示している。

【0025】1つのフィールドは、全セルを一斉に予備放電させる予備放電期間Aと、映像信号に応じて表示セルを書き込み放電させる書き込み放電期間Bと、表示セルを維持発光させる維持放電期間Cとで構成される。このフィールドを周期的に繰り返すことにより、入力された映像信号に従った所望の映像表示を得ることができる。

【0026】書き込み放電期間Bにおいて、各走査電極 S_{o1} 、 S_{o2} 、…、 S_{ok} にそれぞれパルス電圧170~200V、パルス幅3 μ s程度の走査パルス P_w をシーケンシャルに印加して、書き込むべきデータに対応して、繰り次に書き込み放電を行う。すなわち、所望の表示セルを発光セルとするために、走査パルス P_w のタイミングに合わせて、対応するデータ電極 D_i にパルス

電圧50〜80V程度のデータバースを印加し書き込み放電を起こさせる。また、表示セルを非発光セルとする場合には、対応する電極D_iにデータバースを印加しない。

【0027】後続する維持放電期間Cでは、バース電圧170〜200V、バース幅3 μ s程度の維持放電バースP_{sus}を各維持電極Su₁、Su₂、…、Su_jおよび走査電極Sc₁、Sc₂、…、Sc_jに交互に印加する。これにより、書き込み放電期間Bにおいて書き込み放電した発光セルが、この維持放電バース印加時に発光する。所望の時間だけ維持放電バースを印加することで、所望の輝度の発光が得られる。

【0028】図1に示すように、予備放電期間Aにおいて、まず各維持電極にはバース電圧170〜200V、バース幅5〜20 μ s程度の負電位の予備放電バースP_{pp-}を共通に印加し、各走査電極にはバース電圧170〜200V、バース幅5〜20 μ s程度の正電位の予備放電バースP_{pp+}とそれに続く、バース電圧50〜150V程度の負電位の予備放電消去バースP_{ppe}を共通に印加する。このとき、P_{pp-}とP_{pp+}の電位差が放電開始のしきい電圧を越え、走査電極Sc₁、…、Sc_jと維持電極Su₁、…、Su_jの間で放電が発生する。走査電極Sc₁、…、Sc_jとデータ電極D_iの間および維持電極Su₁、…、Su_jとデータ電極D_iの間では、予備放電バースP_{pp-}および予備放電バースP_{pp+}の各電圧が放電開始電圧を越えないので、放電は発生しない。その後、予備放電消去バースP_{ppe}を、走査電極に印加する正電位の予備放電バースP_{pp+}が立ち下がりそして維持電極に印加する負電位の予備放電バースP_{pp-}が立ち上がりと同時に印加する。

【0029】消去放電は、予備放電消去バースP_{ppe}の電圧と前述の予備放電時に形成された量電荷による内部電圧によって発生する。正電位の予備放電バースの立ち下がりおよび負電位の予備放電バースの立ち上がりから予備放電消去バースP_{ppe}の立ち上がりまでの時間は、細幅消去のバース幅である0.5〜2 μ s程度、望ましくは0.5〜1 μ sに設定される。

【0030】この時のセル内における電荷の分布を図2を用いて説明する。維持電極Su₁、…、Su_jに負電位の予備放電バースP_{pp-}が、走査電極Sc₁、…、Sc_jに正電位の予備放電バースP_{pp+}が印加されるので、放電が発生した直後には、図2(a)に示すように、走査電極Sc側の誘電体層上には負電荷が蓄積され、維持電極Su側の誘電体層上には正電荷が蓄積される。また、維持電極Su₁、…、Su_jには負電位の予備放電バースP_{pp-}が印加されるので、維持電極Su₁、…、Su_j寄りのデータ電極D_i側の誘電体層上には負電荷が引き寄せられ、また、走査電極Sc₁、…、Sc_jに正電位の予備放電バースP_{pp+}を印加するので、走査電極Sc₁、…、Sc_j寄りのデータ電極D_i

側の誘電体層上には正電荷が引き寄せられる。但し、ここでデータ電極側に引き寄せられる電荷量は、走査電極Sc₁、…、Sc_j側および維持電極Su₁、…、Su_j側に形成される量電荷に比べて少ない。これは、走査電極Sc₁、…、Sc_jとデータ電極D_iの間、または維持電極Su₁、…、Su_jとデータ電極D_iの間に印加される電圧が、走査電極Sc₁、…、Sc_jと維持電極Su₁、…、Su_jの間に印加される電圧の約半分と小さいためである。次に、正電位の予備放電バースP_{pp+}に続く予備放電消去バースP_{ppe}により消去放電が発生し、維持電極および走査電極上の誘電体層に蓄積されている電荷が消去され、図2(b)に示すように、データ電極側の誘電体層上にはのみ電荷が残留する。

【0031】この過程において、走査電極Sc₁、…、Sc_jに印加される正電位の予備放電バースP_{pp+}の電圧は、走査電極Sc₁、…、Sc_jとデータ電極D_iの放電開始のしきい電圧値以下に設定されているため、走査電極Sc₁、…、Sc_jとデータ電極D_i間の放電は発生せず、正電荷がデータ電極D_i上をスパッタリングすることがなく、データ電極D_i側の量電体劣化は回避される。それに加えて、維持電極Su₁、…、Su_jに印加される負電位の予備放電バースP_{pp-}の電圧は維持電極Su₁、…、Su_jとデータ電極D_iの放電開始のしきい電圧値以下に設定されているため、維持電極Su₁、…、Su_jとデータ電極D_i間の放電も発生しない。従って、維持電極Su₁、…、Su_jとデータ電極D_i間および走査電極Scとデータ電極D_i間で放電が起きない分、予備放電における放電が弱くなり、予備放電輝度を低減できる。

【0032】また、前述したように、走査電極Sc₁、…、Sc_jに正電位の予備放電バースP_{pp+}を印加することにより、予備放電時には走査電極よりのデータ電極の誘電体層上に正電荷が内部電界による拡散によって引き寄せられ、正電荷がいくらか蓄積される。それにより、その正電荷が書き込みバース電圧に重畳され、低い書き込みバース電圧で書き込みを行うことができるようになる。

【0033】【第2の実施例】図3は、本発明の第2の実施例のPDP駆動方法における、1つのフィールド内で印加する各駆動バースのタイミング図である。本実施例において、予備放電期間Aにおける、正電位予備放電バースP_{pp+}、負電位予備放電バースP_{pp-}の印加のタイミングは、第1の実施例の場合と同様であり、このときの動作も第1の実施例の場合と同様であるのでその詳細な説明は省略する。

【0034】走査電極に印加される予備放電消去バースP_{ppe}は、走査電極に印加される正電位の予備放電バースP_{pp+}が立ち下がりと同時に立ち下がり、正電位予備放電バースP_{pp+}の立ち下がりから負電位予備放電バースP_{pp-}の立ち上がりまでの時間は1〜5 μ s程度に設

定される。また、負電位の子備放電パルスの立ち上がりから子備放電消去パルス P_{pe} の立ち上がりまでの時間は、細幅消去のパルス幅である $0.5 \sim 2 \mu s$ 程度、望ましくは $0.5 \sim 1 \mu s$ 程度に設定される。このように、正電位子備放電パルス P_{p+} の立ち下がりと負電位子備放電パルス P_{p-} の立ち上がりのタイミングをずらすことにより、正電位子備放電パルス P_{p+} の立ち下がりの時に瞬間的に流れる電流と負電位子備放電パルス P_{p-} の立ち上がりの時に瞬間的に流れる電流が同時に流れることによるピーク電流の増大を防ぎ、駆動回路の負担やノイズの発生を低減することができる。子備放電消去における表示セル内の動作も第1の実施例の場合と同様である。

【0035】【第3の実施例】図4は、本発明の第3の実施例のPDP駆動方法における、1つのフィールド内で印加する各駆動パルスのタイミング図である。子備放電期間Aにおいて、各維持電極には負電位の子備放電パルス P_{p-} を共通に印加し、各走査電極には正電位の子備放電パルス P_{p+} とそれに続く負電位の子備放電消去パルス P_{pe} を共通に印加するのは第1の実施例の場合と同様であるが、本実施例においては、図4に示すように、正電位子備放電パルス P_{p+} の立ち上がりを、負電位の子備放電パルス P_{p-} の立ち下がりより遅れたタイミングとする。このとき、負電位の子備放電パルス P_{p-} の立ち下がりから正電位子備放電パルス P_{p+} の立ち上がりまでの時間は、維持放電期間Cにおける維持パルス幅程度に設定される。また、子備放電消去パルス P_{pe} は、第2の実施例の場合と同様のタイミングで印加される。

【0036】本実施例においては、直前のフィールドの維持期間Cにおいて維持放電していた表示セルは、負電位の子備放電パルス P_{p-} の電圧に、前フィールドの維持期間Cの最後の走査電極に印加された負電位の維持パルスにより形成された壁電荷が重畳されて、負電位の子備放電パルス P_{p-} の立ち下がり直後に放電が発生する。この放電により形成される壁電荷は、その後に印加される正電位子備放電パルス P_{p+} の電圧を打ち消すため、正電位子備放電パルス P_{p+} の立ち上がりでは放電は発生しない。したがって、このときの子備放電においては、負電位の子備放電パルス P_{p-} と正電位子備放電パルス P_{p+} が同時に印加されていないため、放電発生時に表示セルに印加される実効的電圧が低減され、放電は微弱になる。その結果、第1の実施例の場合と比較して、一層、子備放電輝度が低減される。

【0037】一方、直前のフィールドの維持期間Cにおいて維持放電しない表示セルの場合には、直前のフィールドの維持期間Cの最終で壁電荷が形成されていないため、負電位の子備放電パルス P_{p-} の立ち下がりでは放電が発生せず、正電位子備放電パルス P_{p+} が印加されてから放電が発生する。正電位子備放電パルス P_{p+} の

立ち上がりからの子備放電による電荷の移動等の動作は、第1の実施例と同様であるのでその説明は省略する。また、子備放電消去パルス P_{pe} は第2の実施例と同じタイミングであるため、第2の実施例の場合と同様の動作が行われる。この子備放電消去パルス P_{pe} のタイミングを第1の実施例と同様にすることもできる。

【0038】【第4の実施例】図5は、本発明の第4の実施例のPDP駆動方法における、1つのフィールド内で印加する各駆動パルスのタイミング図である。子備放電期間Aにおいて、各維持電極には負電位の子備放電パルス P_{p-} を共通に印加し、各走査電極には正電位の子備放電パルス P_{p+} とそれに続く負電位の子備放電消去パルス P_{pe} を共通に印加するのは第1の実施例の場合と同様であるが、本実施例においては、図5に示されるように、負電位子備放電パルス P_{p-} の立ち下がり、正電位の子備放電パルス P_{p+} の立ち上がりより遅れたタイミングとしている。ここで、正電位の子備放電パルス P_{p+} の立ち上がりから負電位子備放電パルス P_{p-} の立ち下がりまでの時間は、維持放電期間Cにおける維持パルス幅程度に設定される。また、子備放電消去パルス P_{pe} は、第2の実施例の場合と同様のタイミングで印加される。

【0039】本実施例では、直前のフィールドの維持期間Cにおいて維持放電していた表示セルは、正電位の子備放電パルス P_{p+} の電圧と、前フィールドの維持期間Cの最後の走査電極に印加された負電位の維持パルスにより形成された正の壁電荷が重畳されるため、正電位の子備放電パルス P_{p+} の立ち上がり直後に放電が発生する。この放電で形成される壁電荷は、その後に印加する負電位子備放電パルス P_{p-} の電圧を打ち消すため、負電位子備放電パルス P_{p-} の立ち下がりでは放電は発生しない。

【0040】したがって、このときの子備放電においては、正電位の子備放電パルス P_{p+} と負電位子備放電パルス P_{p-} が同時に印加されていないため、放電発生時に表示セルに印加される実効的電圧が低減され、放電は微弱になる。その結果、第1の実施例の場合と比較して、一層、子備放電輝度が低減される。一方、直前のフィールドの維持期間Cにおいて維持放電しない表示セルの場合には、直前のフィールドの維持期間Cの最終で壁電荷が形成されていないため、正電位の子備放電パルス P_{p+} の立ち上がりでは放電が発生せず、負電位の子備放電パルス P_{p-} が印加されてから放電が発生する。負電位子備放電パルス P_{p-} の立ち下がりからの子備放電における電荷の移動等の動作および子備放電における効果は、第1、第2の実施例の場合と同様であるのでその説明は省略する。また、子備放電消去パルス P_{pe} のタイミングは第2の実施例の場合と同じであるが、第1の実施例と同様のタイミングとすることもできる。

【0041】【第5の実施例】図6は、本発明の第5の

実施例のPOP駆動方法における、1つのフィールド内で印加する各駆動パルスのタイミング図である。予備放電期間Aにおいて、正電位予備放電パルス P_{p+} および負電位予備放電パルス P_{p-} の印加のタイミングは、第1の実施例の場合と同様であり、その動作も第1の実施例と同様であるのでその説明は省略する。維持電極に印加される正電位の予備放電消去パルス P_{pe+} は、維持電極に印加されている負電位の予備放電パルス P_{p-} が立ち上がりと同時に立ち上がる。負電位の予備放電パルスの立ち上がりから予備放電消去パルス P_{pe+} の立ち下がりまでの時間は、細幅消去のパルス幅である $0.5 \sim 2 \mu s$ 程度、より好ましくは $0.5 \sim 1 \mu s$ 程度に設定される。

【0042】正電位の予備放電消去パルス P_{pe+} 印加直前のセル内の状態は、走査電極と維持電極との間の相対的電位関係が第1の実施例の場合と同じであるため、図2(e)に示す状態となる。ここで、維持電極に正電位の予備放電消去パルス P_{pe+} が印加されると維持電極と走査電極間で消去放電が発生し両電極上での蓄積電荷が消去される。但し、本実施例においては、維持電極に正電位の予備放電消去パルス P_{pe+} が印加されるので、データ電極は相対的に負電位となり、データ電極上に第1の実施例の場合より多くの正電荷が蓄積され、その結果、書き込み放電がより容易になる。本実施例に対して、予備放電消去パルス P_{pe+} の立ち上がりより、正電位予備放電パルス P_{p+} の立ち下がりより $1 \sim 5 \mu s$ 程度先行したタイミングとなるようにしてもよく、更に、負電位予備放電パルス P_{p-} の立ち下がりより正電位予備放電パルス P_{p+} の立ち上がりより維持パルス幅程度先行させるか、あるいは、正電位予備放電パルス P_{p+} の立ち上がりより負電位予備放電パルス P_{p-} の立ち下がりより維持パルス幅程度先行させるようにしてもよい。

【0043】而して、上述した第1ないし第4の実施例においては、負電位の予備放電消去パルスを走査電極に、また第5の実施例においては、正電位の予備放電消去パルスを維持電極に印加していたが、負電位の予備放電消去パルス P_{pe+} の振幅が大きめに設定されると、POPの構造、および、封入ガスによっては、走査電極と維持電極間の放電に加えて走査電極とデータ電極間でも放電が発生してしまい、このときのデータ電極は走査電極から見て陽極として作用するため、予備放電消去後に走査電極寄りのデータ電極の誘電体層上に多数の負電荷が蓄積される。その結果、堆積した負電荷が書き込みパルス電圧を打ち消すように働くため、書き込みのために高い書き込み電圧を要するという問題が発生する。また、正電位の予備放電消去パルス P_{pe+} についても、その振幅が大きめに設定されると、同様に、POPの構造、および、封入ガスによっては、走査電極と維持電極間の放電に加えて維持電極とデータ電極間でも放電が発生してしまい、このときのデータ電極は維持電極から見て

陰極として作用するため、データ電極上に塗布されている蛍光体表面がイオン衝撃を受け、蛍光体の劣化による輝度低下の問題が発生する。以下の第6、第7の実施例はこれらの問題に解決を与えるものである。

【0044】【第6の実施例】図7は、本発明の第6の実施例のPOP駆動方法における、1つのフィールド内で印加する各駆動パルスのタイミング図である。本実施例では、図7に示されるように、予備放電期間Aにおいて、維持電極 $Su1$ 、 $Su2$ 、…、 SuJ に対してパルス電圧 $300 \sim 400V$ 、パルス幅 $5 \sim 20 \mu s$ 程度の負電位の予備放電パルス P_{p-} が印加され、全ての表示セルにおいて放電が起きる。このとき、走査電極はGND電位に保持されている。その後の予備放電消去においては、走査電極にパルス電圧 $50 \sim 150V$ 程度の負電位の予備放電消去パルス P_{pe-} が印加され、維持電極にパルス電圧 $50 \sim 150V$ 程度の正電位の予備放電消去パルス P_{pe+} が印加される。これらの予備放電消去パルスは、維持電極に印加された負電位の予備放電パルス P_{p-} の立ち上がりと同時に立ち上がり、または立ち下がり。負電位の予備放電消去パルス P_{pe-} および正電位の予備放電消去パルス P_{pe+} のパルス幅は、細幅消去のパルス幅である $0.5 \sim 2 \mu s$ 程度、望ましくは $0.5 \sim 1 \mu s$ に設定される。

【0045】このときの予備放電における電荷の移動状態を図8に示す。図8(e)は予備放電直後の電荷配置図であるが、予備放電時において維持電極 Su に負電位の予備放電パルス P_{p-} が印加されるため、維持電極 Su に正の壁電荷、走査電極 Sc およびデータ電極 D に負の壁電荷が堆積する。その後、予備放電消去パルス P_{pe-} および P_{pe+} を走査電極 Sc と維持電極 Su に印加すると、壁電荷による内部電圧が重畳されて走査電極 Sc と維持電極 Su との間で消去放電が起こる。予備放電消去パルス P_{pe-} はデータ電極電位に対して負、予備放電消去パルス P_{pe+} はデータ電極電位に対して正であり、しかも、それぞれの振幅は、少なくとも走査電極と維持電極との間で消去放電が発生する電圧以上であればよく、すなわち、 P_{pe-} と P_{pe+} の振幅電圧の合計値をその消去放電開始電圧以上に設定すればよいので、前述したような正電位または負電位単独の予備放電消去パルスに比べてそれぞれの振幅を小さくすることができる。

【0046】更に、それぞれの振幅、および、パルス幅を適度な値に調整することにより、維持電極 Su とデータ電極 D との間で微弱放電を起こさせ、予備放電パルス P_{p-} によって形成されたデータ電極上の負電荷も消滅させ、消去放電後の電荷配置を、図8(b)に示すように、ほとんどの壁電荷の消滅した状態とすることも可能である。データ電極上の負電荷は、従来技術の課題としても述べたように、書き込み放電時のデータパルス電圧を打ち消すように作用し、書き込み電圧を増大させてし

まうので、このようにデータ電極上の負電荷を消滅させることが望ましい。

【0047】【第7の実施例】図9は、本発明の第7の実施例のPDP駆動方法における、1つのフィールド内で印加する各駆動パルスのタイミング図である。予備放電期間Aにおいて、まず各維持電極にはパルス電圧 $170 \sim 200V$ 、パルス幅 $5 \sim 20\mu s$ 程度の負電位の予備放電パルス P_{p-} を共通に印加し、各走査電極にはパルス電圧 $170 \sim 200V$ 、パルス幅 $5 \sim 20\mu s$ 程度の正電位の予備放電パルス P_{p+} を共通に印加する。そして、予備放電パルス P_{p-} と予備放電パルス P_{p+} の立ち上がり立ち下りのタイミングと同時にパルス電圧 $50 \sim 150V$ 程度の正電位の予備放電消去パルス P_{pe+} を立ち上がらせて各維持電極に共通に印加し、同時にパルス電圧 $50 \sim 150V$ 程度の負電位の予備放電消去パルス P_{pe-} を立ち下らせて各走査電極に共通に印加する。このとき、予備放電パルス P_{p-} と P_{p+} の電圧差が放電開始のしきい電圧を超えると、走査電極 S_{c1}, \dots, S_{cj} と維持電極 S_{u1}, \dots, S_{uj} の間で放電が発生する。走査電極 S_{c1}, \dots, S_{cj} とデータ電極 D_i の間および維持電極 S_{u1}, \dots, S_{uj} とデータ電極 D_i の間では、予備放電パルス P_{p-} および予備放電パルス P_{p+} の各電圧を放電開始電圧を超えないように設定しておけば、データ電極での放電を防止することができる。

【0048】負電位の予備放電消去パルス P_{pe-} および正電位の予備放電消去パルス P_{pe+} のパルス幅は、細幅消去のパルス幅である $0.5 \sim 2\mu s$ 程度、望ましくは $0.5 \sim 1\mu s$ に設定される。予備放電後における電荷配置は、図2(a)に示される第1の実施例の場合と同様であり、走査電極 S_{ci} 側の誘電体層上には負電荷が蓄積され、維持電極 S_{ui} 側の誘電体層上には正電荷が蓄積される。また、維持電極 S_{u1}, \dots, S_{uj} 寄りのデータ電極 D_i 側の誘電体層上には負電荷が引き寄せられ、走査電極 S_{c1}, \dots, S_{cj} 寄りのデータ電極 D_i 側の誘電体層上には正電荷が引き寄せられる。本実施例においては、予備放電消去パルス P_{pe-} はデータ電極電位に対して負、予備放電消去パルス P_{pe+} はデータ電極電位に対して正であるが、それぞれのパルス振幅は、少なくとも走査電極と維持電極との間で消去放電が発生する電圧以上であればよく、すなわち、 P_{pe-} と P_{pe+} の振幅電圧の合計値がその放電開始電圧以上に設定されていればよいので、正電位または負電位単独の予備放電消去パルスを印加する場合に比較してそれぞれのパルス振幅を小さくすることができる。したがって、走査電極とデータ電極、または、維持電極とデータ電極との間の放電開始電圧に対して十分に小さい駆動電圧で消去動作が可能となる。すなわち、正電位の予備放電消去パルス P_{pe+} および負電位の予備放電消去パルス P_{pe-} が印加される予備放電消去のタイミングにおい

て、維持電極とデータ電極間の放電が発生しないため、正電荷がデータ電極をスパッタリングすることがなく、データ電極側の蛍光体劣化を防ぐことができる。また、走査電極とデータ電極間の放電も発生せず、データパルスを打ち消す負電荷のデータ電極の誘電体膜上への蓄積を抑えることができる。

【0049】また、前述の第3あるいは第4の実施例で述べた予備放電パルスと同様に、負電位予備放電パルス P_{p-} の立ち下りを正電位予備放電パルス P_{p+} の立ち上がりより維持パルス幅程度先行させるか、あるいは、正電位予備放電パルス P_{p+} の立ち上りを負電位予備放電パルス P_{p-} の立ち下りより維持パルス幅程度先行させてもよい。

【0050】【実施例の拡張】以上好ましい実施例について説明したが本発明はこれら実施例に限定されるものではなく、特許請求の範囲に記載された範囲内において適宜の変更が可能なるものである。例えば、実施例においては、予備放電期間におけるデータ電極電位が $0V$ であったが、データ電極電位は $0V$ である必要はなく、走査電極および維持電極を含めた3種類の電極の相対的電位関係が上述した実施例と同じであればよい。また、予備放電消去パルスの立ち下り立ち上りは、予備放電パルス P_{p+} の立ち下りや予備放電パルス P_{p-} の立ち上がりと同時に必要はなく、予備放電パルスと分離していてもよい。また、第6、第7の実施例において二つの予備放電消去パルス P_{pe+} 、 P_{pe-} のタイミングは完全に一致していたが、必ずしもそのようにする必要はなく、両パルスにおいて細幅消去のパルス幅程度の期間が共有されていればよい。さらに、実施例では、維持電極に負電位の予備放電パルスが印加され、走査電極に正電位の予備放電パルスが印加されていたが、この極性を逆にすることもできる。また、第1～第4の実施例については、予備放電消去パルスを印加することなく、予備放電パルスの印加終了後、直ちに書き込み操作を行うようにしてもよい。また、第1～第7の実施例については、維持放電期間Cの最後に幅の広い低電圧のパルス、または、幅の狭い維持パルス程度のパルス幅である消去パルスを印加し、電荷を中和してもよい。なお、上述した実施例の中で例示した各パルスのパルス電圧およびパルス幅は、駆動すべきプラズマディスプレイパネルの特性に合わせて調整すべきものであり、実施例での数値は限定的に解釈されるべきものではない。

【0051】

【発明の効果】以上説明したように、本発明によるPDPの駆動方法は、走査電極と維持電極とに正・負電位の予備放電パルスを印加するか、あるいは、予備放電後に走査電極と維持電極とに正・負電位の予備放電消去パルスを印加するものであるため、予備放電および予備放電消去における放電を弱くことができ、輝度を低減することができることともにデータ電極側の蛍光体の劣化を

抑制することが可能になる。したがって、本発明によれば、長寿命で、かつ、高コントラストのプラズマディスプレイ装置を実現することができる。また、本発明によれば、低い書き込み電圧で書き込みを行うことができるようになるため、書き込み動作が確実となり、表示画像の再現性を向上させることができ、高い表示品位を持ったプラズマディスプレイ装置を実現することが可能になる。

【図面の簡単な説明】

【図1】 本発明の第1の実施例の駆動パルス波形図。

【図2】 本発明の第1の実施例の予備放電直後と予備放電消去直後における表示セル内の電荷分布図。

【図3】 本発明の第2の実施例の駆動パルス波形図。

【図4】 本発明の第3の実施例の駆動パルス波形図。

【図5】 本発明の第4の実施例の駆動パルス波形図。

【図6】 本発明の第5の実施例の駆動パルス波形図。

【図7】 本発明の第6の実施例の駆動パルス波形図。

【図8】 本発明の第6の実施例における予備放電直後と予備放電消去直後における表示セル内の電荷分布図。

【図9】 本発明の第7の実施例の駆動パルス波形図。

【図10】 ACメモリ動作型PDPの一つの表示セルの構成を示す断面図。

【図11】 ACメモリ動作型PDPの電極配置を示す平面図。

【図12】 第1の従来例における駆動パルス波形図。

【図13】 第1の従来例における予備放電直後と予備放電消去直後における表示セル内の電荷分布図。

【図14】 第2の従来例における駆動パルス波形図。

【符号の説明】

A 予備放電期間

B 書き込み放電期間

C 維持放電期間

1、2 絶縁基板

3、Sc1～ScJ、Sc 走査電極

4、Su1～SuJ、Su 維持電極

5、6 トレース電極

7、D1～Dk、D データ電極

8 放電ガス空間

9 隔壁

10 発光出力

11 蛍光体膜

12、14 誘電体膜

13 保護膜

15 PDP

16 表示セル

Pp、Ppc 予備放電パルス

Pp+ 正電位予備放電パルス

Pp- 負電位予備放電パルス

Ppe、Ppec 予備放電消去パルス

Ppe+ 正電位予備放電消去パルス

Ppe- 負電位予備放電消去パルス

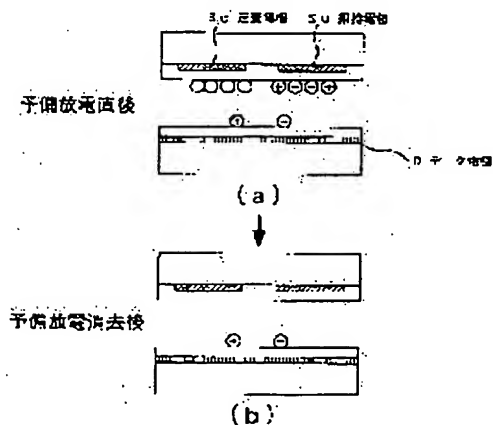
Pw 走査パルス

Psus 維持パルス

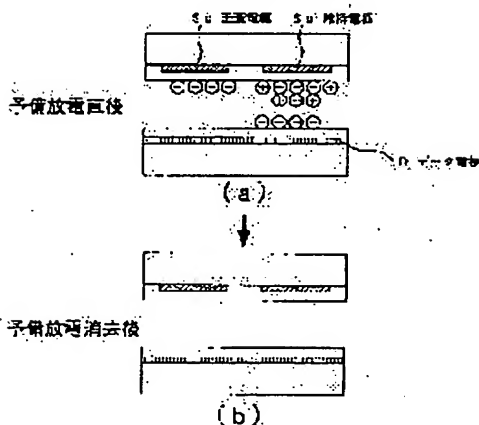
Pd データパルス

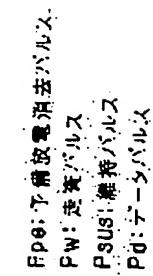
Pse 維持消去パルス

【図2】

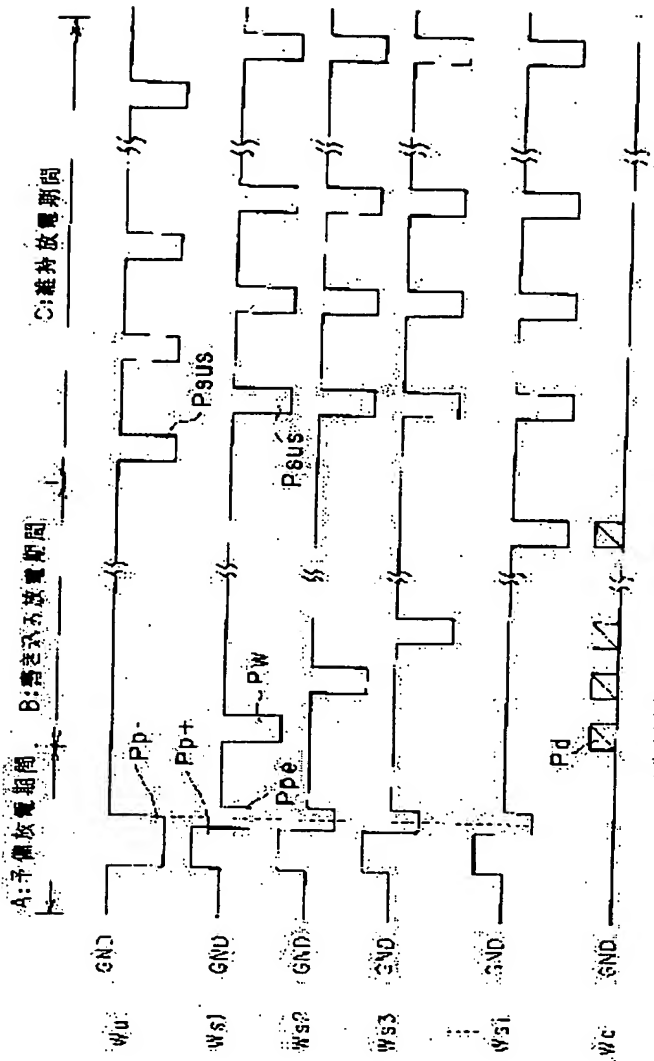


【図8】



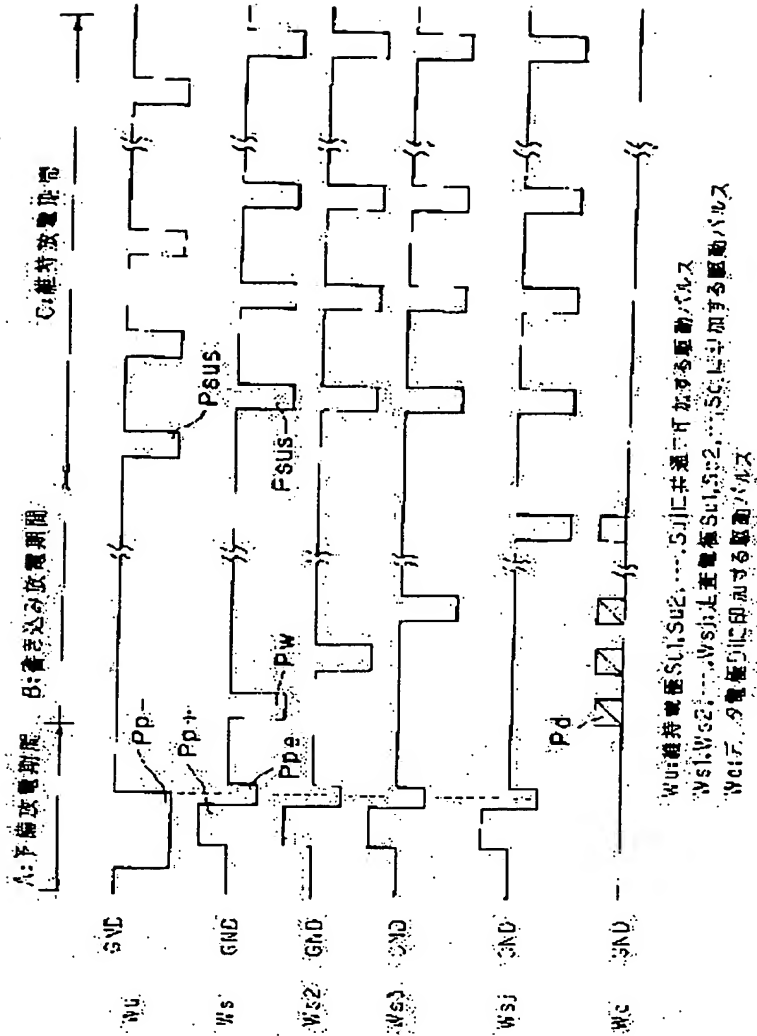


(図3)

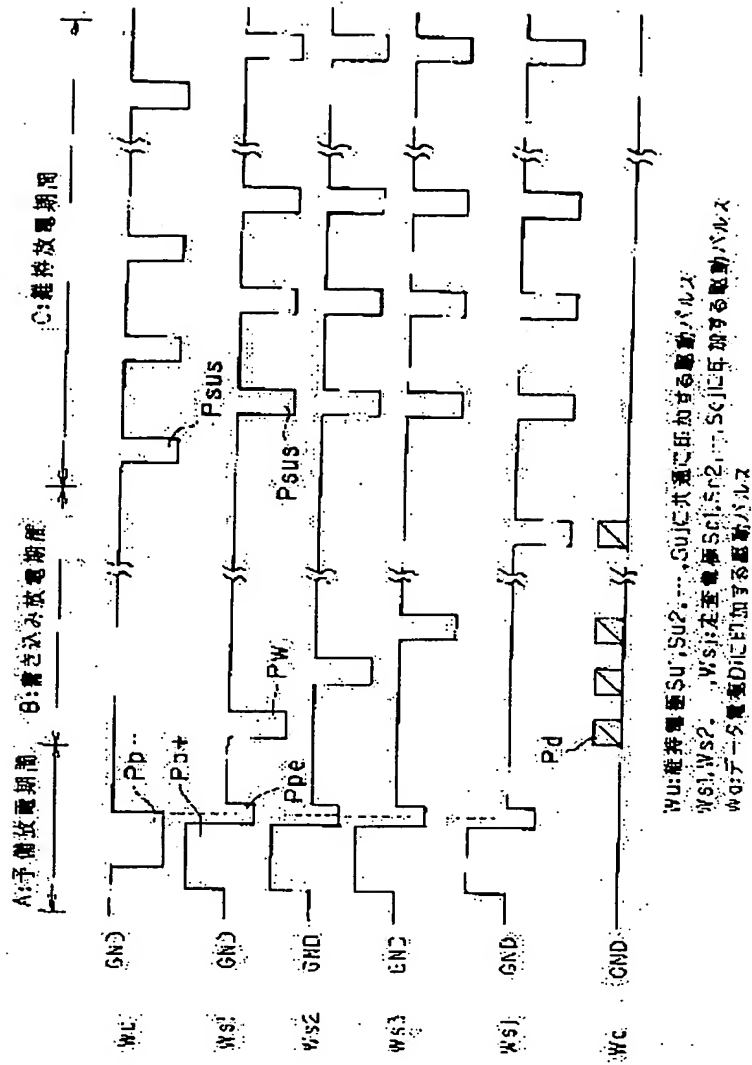


Ws1: 維持電圧 S₁₁, S₁₂, ..., S₁₀に共通に印加する駆動パルス
 Ws2: 維持電圧 S₂₁, S₂₂, ..., S₂₀に共通に印加する駆動パルス
 Ws3: データ電圧 D₁に印加する駆動パルス

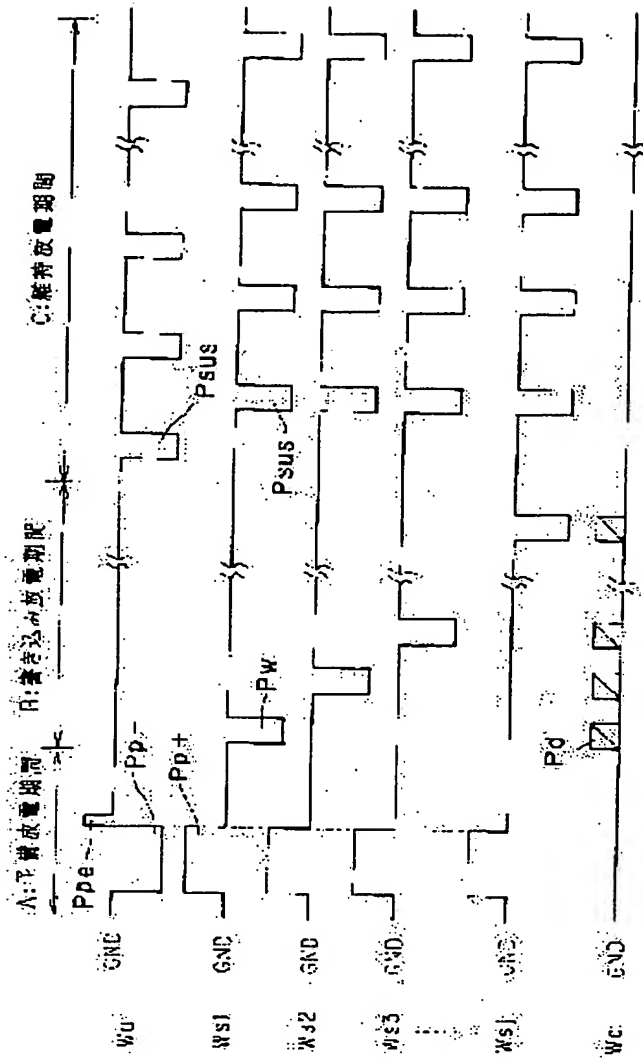
【図4】



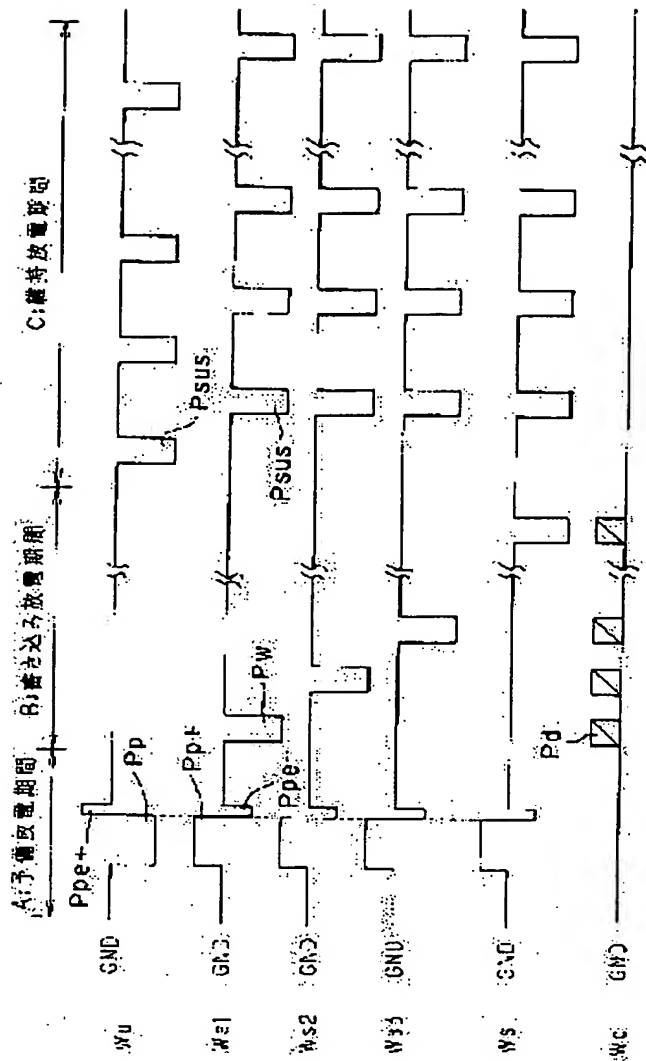
(図5)



【図6】

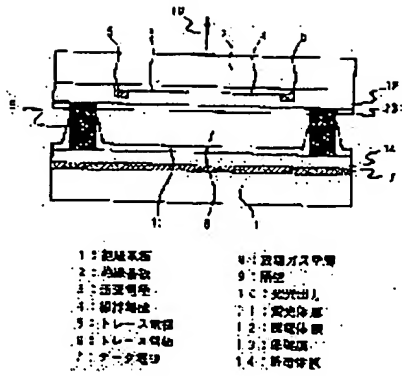


Wu: 維持電圧SU1, SU2, ..., SUに共通に印加する駆動パルス
 Ws1, Ws2, ..., Wsn: 走査電圧SC1, SC2, ..., SCnに印加する駆動パルス
 Wd: データ電圧Diに印加する駆動パルス

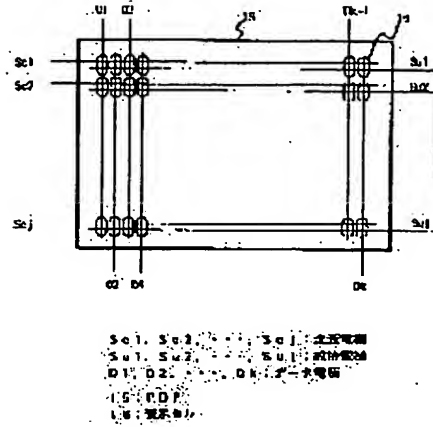


【図9】

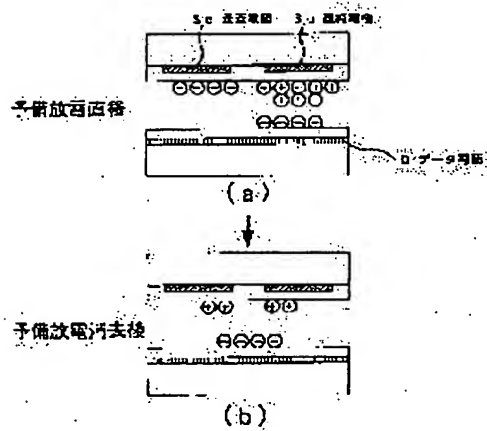
【図10】



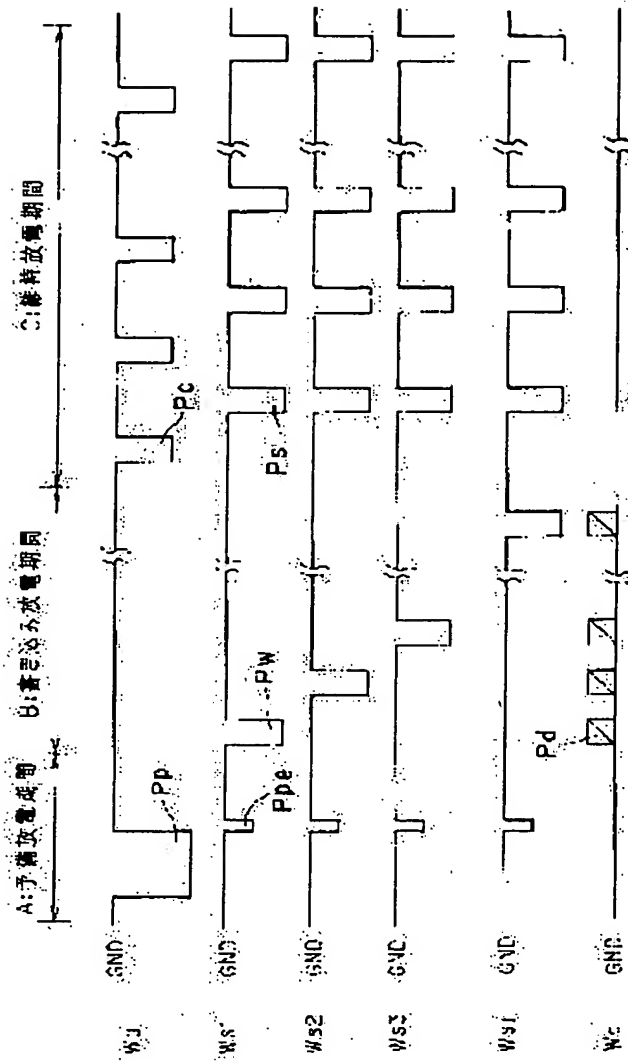
【図11】



【図13】



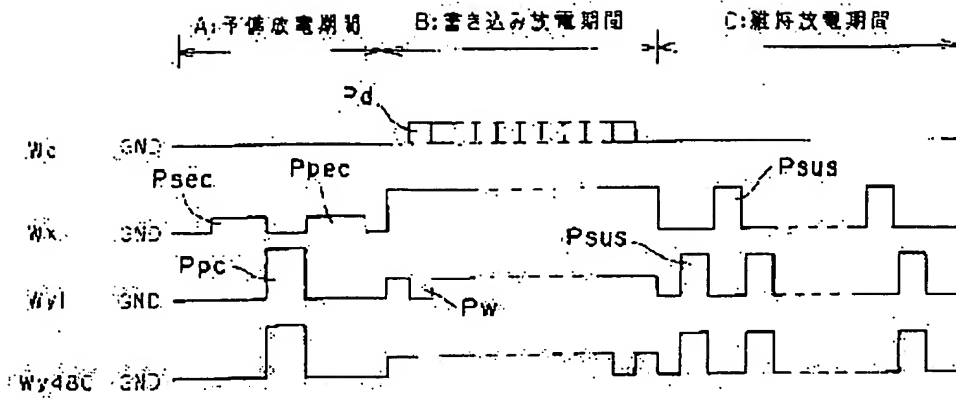
【図12】



Ws1: 維持電圧 SU1, SU2, ... SU7 に共通に印加する駆動パルス
 Ws2, ... Ws7: 定電圧 Sc1, Sc2, ... Sc7 に印加する駆動パルス
 Wd: データ電圧 Di に印加する駆動パルス

Pp: 予備放電パルス

【図14】



Wx: 維持電極 $Su1, Su2, \dots, Suj$ に共通に印加する駆動パルス

Wyl: $\dots, Wy480i$ 走査電極 $Sc1, Sc2, \dots, Scj$ に印加する駆動パルス

Wc: データ電極 Di に印加する駆動パルス

Ppc: 予備放電パルス

Psec: 予備放電消去パルス

Psus: 維持消去パルス

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.